

SRAM 型 FPGA 总剂量效应实验研究

姚志斌 何宝平 张凤祁 郭红霞 罗尹虹 王圆明 张科营

(西北核技术研究所 西安 710613)

摘要 为了探索 SRAM 型 FPGA 器件的总剂量效应测试方法及效应敏感参数,以 XC2S100 为实验样品,设计了两种配置电路,利用 ^{60}Co γ 辐照装置进行了总剂量效应辐照实验。通过对实验结果的分析,给出了 SRAM 型 FPGA 器件配置存储器及块存储器的测试流程,并指出功耗电流是表征效应的最敏感参数。这些结果对建立 SRAM 型 FPGA 的考核方法及测试方法打下了坚实的基础。

关键词 FPGA, 辐照效应, 总剂量效应

中图分类号 TN386.1

随着航天事业的发展,小型化已成为卫星发展的主要趋势,所用电子元器件的集成度高、尺寸小,而现场可编程门阵列(Field Programmable Gate Array, FPGA)成为星用电子元器件的主要器件。

静态随机访问存储器(Static Random Access Memory, SRAM)是广泛应用的 FPGA 架构,其快速的重编程能力使卫星在轨编程成为可能。但空间应用表明,SRAM 型 FPGA 器件抗辐射能力较弱^[1,2],其辐照效应研究也成为空间电子元器件辐照效应研究的重要课题。

FPGA 总剂量效应研究始于上个世纪 90 年代,对该类器件的总剂量效应测试方法、敏感参数、失效机理已有深刻认识^[3-5],对各种型号的 FPGA 器件进行了总剂量效应实验^[6]。我国 FPGA 辐照效应研究仍处于探索阶段,我们开展了 FPGA 器件的总剂量效应研究,探索该效应规律及测试方法。本文报道此工作进展。

1 实验条件

1.1 实验对象

本文以 Xilinx 公司 Spartan-2 系列的 XC2S100 为实验对象。该器件采用 $0.18\ \mu\text{m}$ 工艺,六层金属结构。系统门数为 10^5 ,内有一个 20×30 的可配置逻辑块(Configurable logic block, CLB)阵列、37.5 KB 分布式随机存储器(Distribute RAM)、40 KB 块存储器(Block RAM)及 4 个全局时钟资源等资源。器件应用时,需先进行配置,内部的配置存储器位约为 0.8M 位。器件的内核电压为 2.5 V,外围 IO 端口可设置成多种接口标准,实验中,输出接口电压

$V_{\text{cco}}=3.3\ \text{V}$, I/O 标准为 LVTTTL 电平。

1.2 测试系统

实验以本所研制的 FPGA 辐照效应在线测试系统为测试平台。图 1 是该系统的主体框架,整个系统由上位计算机、测试板及两块辐照板组成。上位计算机与测试板之间用 50 m 的 RS422 协议进行通信;测试板与两块辐照板均置于辐照室内,测试板与辐照板用不足 2 m 的 60 芯扁平电缆连接。更换辐照板即可进行不同型号的 FPGA 测试,总剂量辐照须屏蔽测试板及辐照板 2。测试系统主要对 FPGA 器件进行存储器测试、功能测试及功耗测试。

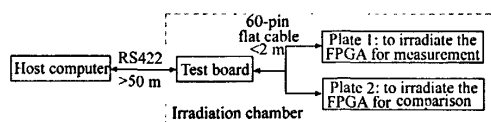


图 1 FPGA 辐照效应在线测试系统的主体框架
Fig.1 The main frame of the measurement system for radiation effects on FPGA.

FPGA 的存储器测试主要通过器件的 SelectMAP 配置接口实现对配置存储器及块存储器的回读,并与原始数据比较,从而获取 FPGA 器件的配置存储器及块存储器的翻转截面。

功能测试主要对两片相同型号的 FPGA 配置以完全相同的电路,再在相同输入向量的基础上,监测两器件的输出是否相同;若不同,系统会将此时的输入向量、实际输出值、期望输出值等信息通过长线回传给上位计算机,并统计功能失效的次数。

功耗测试则是通过高精度的电流放大电路及 ADC 电路,监测器件的内核电源及输出 IO 端口电

源的电流。若电流大于设定阈值,系统会自动切断器件电源,以防止器件烧毁。

1.3 配置电路

SRAM 型 FPGA 应用前,须先向其配置存储器写入内容,才能实现特定的电路功能。据报道^[5],FPGA 的功能失效截面与其实验电路紧密相关,在总剂量环境下,为全面反映器件的抗辐照性能,应尽可能多地使用其内部资源。我们先设计尽可能将其内部资源配置成 RAM 的实验电路,发现问题后,又设计了一个大规模的乘法累加器实验电路。

1.3.1 RAM 配置电路

RAM 配置电路(图 2)把 XC2S100 中的 CLB 及块存储器分别配置成一个 4K×8 的分布式存储器(最大可为 37.5K 位)及 5K×8(总容量为 40K 位)的块存储器,其所有单元的初始值分别为 55H 及 AAH。电路中,写信号禁止,只允许对两个 RAM 进行读操作。这就使 RAM 的每个存储单元在辐照情况下均处于稳定偏置,研究表明^[7],稳态偏置的效应要严重于动态偏置,因此 RAM 电路有利于判断器件的最劣失效阈值。

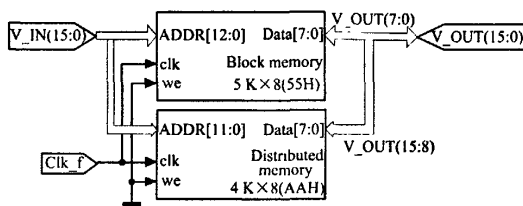


图 2 RAM 电路

Fig.2 RAM test design.

用 Xilinx ISE 软件对 RAM 配置电路综合及布局布线后,软件显示该电路占用了 97% 的四输入查找表,占用了 100% 的块存储器,也即已最大程度地利用了 XC2S100 的内部 RAM 资源。但值得注意的是其内部触发器资源只占用了 1%,这使功能检测无法测试其内部触发器的失效。为克服这一缺点,我们设计了乘法累加器。

1.3.2 乘法累加器

乘法累加器电路(图 3)系在上述 XC2S100 中加入 8 个 12 位的乘法累加器,每个乘法累加器实现的功能如式(1)所示:



(1)

其中, $x(n)$ 是一个 12 制数据,由测试系统中的测试向量发生器提供。

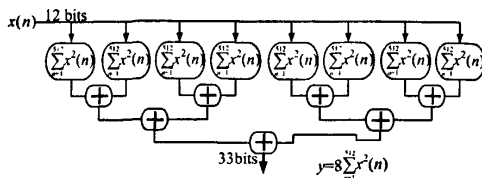


图 3 乘法累加器电路

Fig.3 Multiplier-accumulator test design.

乘法累加器中未使用块存储器,故在乘法累加器电路中设计与图 2 相似的块存储器,用以检测辐照过程中的块存储器失效。设计实现后,乘法累加器电路占用了 69% 的四输入查找表,87% 的触发器资源,100% 的内部块存储器。相比于 SRAM 电路,此电路较均衡地占用了 FPGA 的各项资源,但缺点是当功能输出发生错误时,很难凭借输出的错误值找出其错误根源,不利于失效机理的分析。

1.4 辐照

实验在本所 $^{60}\text{Co}\gamma$ 辐照装置上进行。辐照剂量率为 0.5 Gy(Si)/s,剂量率由 UNIDOS 剂量仪标定。

2 实验结果

用 5 片 XC2S100TQ144-5C (批号 A1477091A), 1[#]~3[#]用 RAM 电路进行配置, 4[#]及 5[#]器件用乘法器配置电路。实验时,每隔 10 s 回读一次配置存储器、块存储器的内容,纪录被辐照器件的内核电源及 IO 端口电源的电流,并用测试系统的功能测试时刻监测器件的 IO 端口功能失效情况。

2.1 RAM 电路实验结果

实验时,1[#]器件采用不降源连续在线测试,辐照前配置 FPGA,辐照时循环回读 FPGA 配置存储器及块存储器中的内容。1[#]器件累积辐照剂量为 3 kGy(Si),辐照过程中,除电流有较大变化外,器件的配置存储器、块存储器及外围 IO 端口均未发生错误。但停止辐照后,无法对器件重新配置。表明器件的写入或 SelectMAP 接口的写入功能已失效,器件的失效阈值要远小于 3 kGy(Si)。2[#]器件采用同样的测试方法,累积辐照剂量为 2.50 kGy(Si),发现其所有实验现象与 1[#]器件完全相同。

3[#]器件则采用降源测试与在线测试结合。至 0.5 kGy(Si)降源,向 FPGA 中写入与原始配置电路不同的电路,检测器件能否正常写入,并验证器件的回读及功能;重复进行上述实验,直至其失效。辐照过程当中,监测器件的配置存储器、块存储器、IO

端口功能等。3[#]器件辐照 1.50 kGy(Si)时,器件无法正常配置,而整个辐照过程中,配置存储器、块存储器及 IO 端口的功能均未发生失效。表明 XC2S100 的失效阈值为 1–1.5 kGy(Si)。

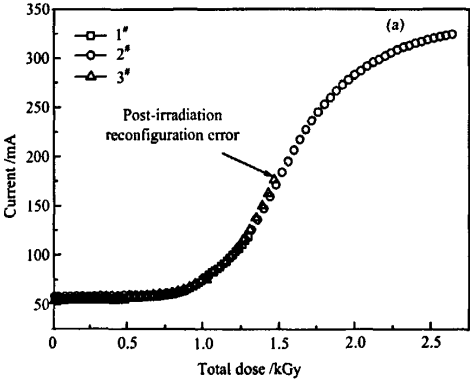


图 4 是 1[#]–3[#]器件的内核电源及 IO 端口电源电流,它们均在 0.9 kGy(Si)开始变化,1 kGy(Si)后快速增大,而这一时刻器件的配置功能正常,由此可见,器件的功耗电流对辐照更敏感。

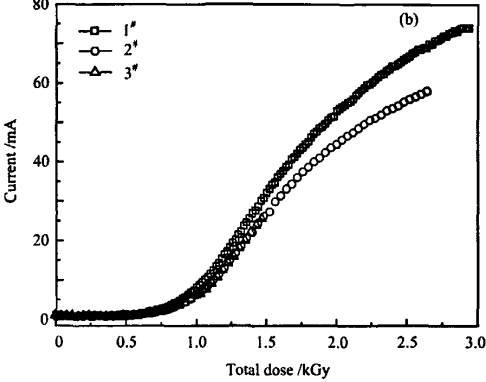


图 4 XC2S100 RAM 配置电路的内核电源电流(a)和 IO 端口电源电流(b)随总剂量的变化
Fig.4 Core power current (a) and I/O current in RAM test of XC2S100 irradiated to different doses.

2.2 乘法累加器电路实验结果

图 5 是乘法累加器配置电路的电源电流随总剂量的变化曲线,其变化趋势与 RAM 配置电路的相似。4[#]器件的测试方法同 1[#]及 2[#]器件,5[#]器件的测试方法同 3[#]。4[#]及 5[#]器件的累积辐照剂量均为 1.5

kGy(Si),其实验现象与 1[#]–3[#]完全相同。辐照过程中,配置存储器、块存储器及外围 IO 端口均未发生错误,但到 1.5 kGy(Si)时器件无法正常配置,表明器件的失效阈值在 1–1.5 kGy (Si)。

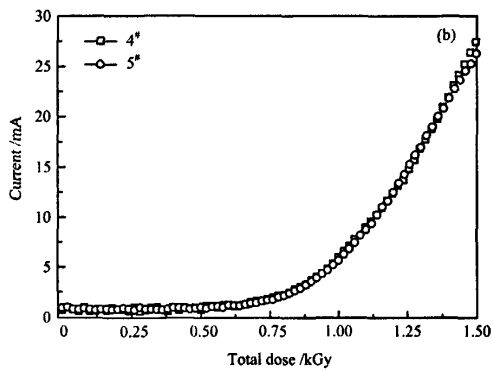
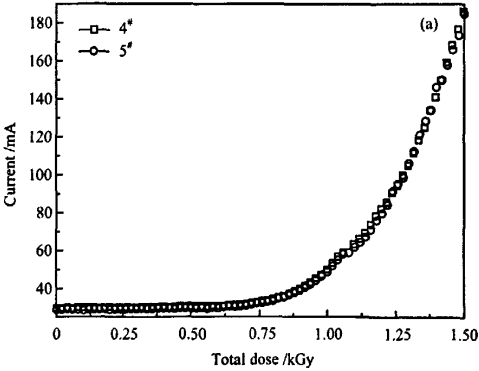


图 5 乘法累加器电路的内核电源电流(a)和 I/O 端口电源电流随总剂量的变化
Fig.5 Core power current (a) and I/O current (b) in multiplier-accumulator test of XC2S100 irradiated to different doses.

图 6 是两种配置电路的电源电流变化趋势比较,可见乘法累加器的内核电源电流起始时虽小,但增长速度快,两电路的电流曲线并非并行,可见总剂量情况下 FPGA 内的配置电路对其功耗的变化趋势有一定影响,两者之间差异的原因,尚待进一步研究。

3 结果分析

(1)整个辐照过程中, XC2S100 器件的配置存储器、块存储器的回读外围 IO 端口均未发生失效,但器件配置功能的失效阈值为 1–1.5 kGy(Si)。导致这一失效现象的原因,可能是 SRAM 单元在总剂量

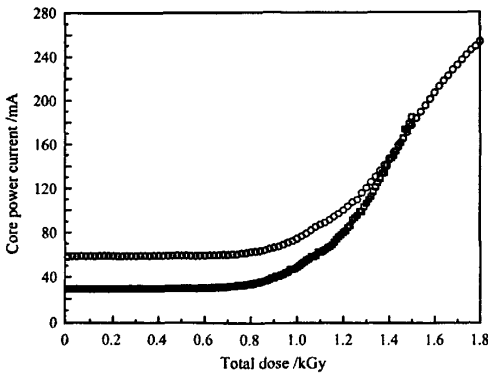


图6 乘法累加器(□)与RAM(○)配置电路的内核电流变化的比较

Fig.6 Comparison of core current between the multiplier-accumulator circuit (□) and RAM circuit (○).

辐照环境下特有的“烙印”现象所导致^[7-8]。SRAM 单元中构成触发器的四管在尺寸上相互对称,但填充数据后,各管子的偏置状态不同,造成在总剂量情况下,各管的效应损伤程度不同,从而造成原存储数据为“0”的单元更易写入“0”,原存储数据为“1”的单元更易写入“1”,像给该存储单元打上烙印一样,难以填充相反的值。

FPGA 的配置要经过清空、配置、CRC 检查、启动四个过程。清空使 FPGA 的配置存储器所有单元置“0”,如失败,则使 INIT 信号置低;CRC 检查是以一定的规则校验配置存储器的内容是否正常写入,如校验失败,同样使 INIT 信号置低。INIT 信号为低,则无法进入启动流程,FPGA 无法正常配置。总之,“烙印”现象使存储单元无法写入新值,导致清空或 CRC 检查的失败,使 FPGA 配置功能失效。

(2)由 XC2S100 的总剂量效应实验结果,SRAM 型 FPGA 的配置存储器及块存储器的辐照效应测试,应遵循图 7 所示的测试流程。辐照过程中,每隔一定时间向 FPGA 的配置存储器及块存储器中写入与当前值相反的值,以验证被测器件的配置功能是否失效。若正常,应快速把配置存储器及块存储器中的值改回原始值,继续辐照。这是为了使存储单元中各管在辐照过程中处于一种偏置状态下,这样得到的结果为最劣结果。

(3)器件电源电流在 0.9 kGy(Si)时开始增大,而器件的配置功能失效阈值则远大于这一剂量值,表明电源电流是表征 XC2S100 总剂量效应损伤的最敏感参数,但配置电路的不同会造成电流初始值及电流变化趋势的不同。鉴此,电源电流的测试条件、设定电源电流损伤阈值是下一步研究的重点。

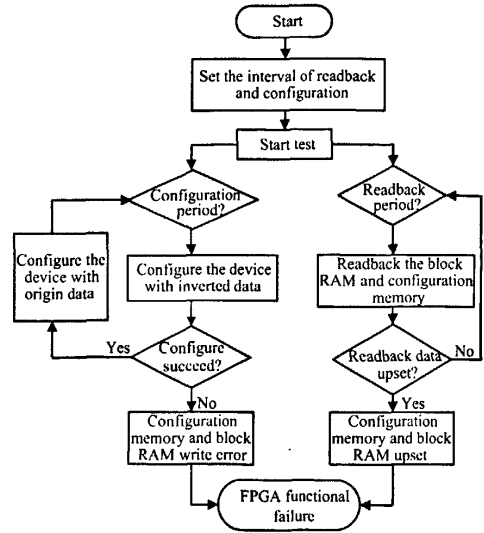


图7 配置存储器及块存储器的辐照效应测试流程
Fig.7 Test flow for radiation effects of the configuration RAM and block RAM.

4 小结

本文以 XC2S100 为实验样品,研究了 SRAM 型 FPGA 器件的总剂量效应测试方法及效应敏感参数,给出了配置存储器及块存储器的测试流程,并指出功耗电流是 FPGA 器件总剂量效应的最敏感表征参数,这些结果将对下一步建立 SRAM 型 FPGA 器件的总剂量效应考核方法及测试规范打下坚实的基础。

参考文献

- Wang J J, Katz R B, Sun J S, *et al.* IEEE Trans on Nucl Sci, 1999, 46(6): 1782
- Katz R, LaBel K, Wang J J, *et al.* IEEE Trans on Nucl Sci, 1997, 44(6): 1945
- Lum G K, May R J, Robinette L E. IEEE Trans on Nucl Sci, 1994, 41(6): 2487
- Gingrich D M, Buchanan N J, Chen L, *et al.* Radiation Effects Data Workshop, 2002: 41
- Clark S L, Avery K, Parker R. TID and SEE testing results of Altera Cyclone field programmable gate array. Radiation Effects Data Workshop, 2004: 88
- MacQueen D M, Gingrich D M, Buchanan N J, *et al.* Total ionizing dose effects in a SRAM-based FPGA. Radiation Effects Data Workshop, 1999: 24
- Chumakov A I, Yanenko AV. IEEE Trans on Nucl Sci, 1996, 43(6): 3109

- 8 Hash G L, Schwank J R, Shaneyfelt M R. Transient and
Total Dose Irradiation of BESOI 4K SRAM. Radiation

Effects Data Workshop, 1994: 11

An experimental study on total dose effects in SRAM-based FPGAs

YAO Zhibin HE Baoping ZHANG Fengqi GUO Hongxia LUO Yinhong
WANG Yuanming ZHANG Keying

(Northwest Institute of Nuclear Technology, Xi'an 710613, China)

Abstract In order to study testing methods and find sensitive parameters in total dose effects on SRAM-based FPGA, XC2S100 chips were irradiated by ^{60}Co γ -rays and tested with two test circuit designs. By analyzing the experimental results, the test flow of configuration RAM and bock RAM was given, and the most sensitive parameter was obtained. The results will be a solid foundation for establishing test specification and evaluation methods of total dose effects on SRAM-based FPGAs.

Key words FPGA, Radiation effects, Total dose effects

CLC TN386.1